



## 目录

1. 概述 .....	2
1.1 性能 .....	2
1.2 存储器 .....	2
1.3 复位和电源 .....	2
1.4 时钟 .....	2
1.5 外设模块 .....	2
1.6 模拟模块 .....	3
1.7 预驱芯片概述 .....	3
2. 功能框图 .....	4
3. 引脚排列和引脚说明 .....	5
4. 存储器映射 .....	11
5. 电气特性 .....	14
5.1 预驱特性 .....	14
5.1.1 极限参数 .....	14
5.1.2 典型参数 .....	14
5.2 MCU 特性 .....	15
5.2.1 绝对最大值 .....	15
5.2.2 工作条件 .....	16
6. 封装特性 .....	24
7. 命名规则 .....	27
8. 修订历史 .....	28



## 1. 概述

LCP037A 系列是集成 Cortex-M0 内核的面向电机控制等应用领域的高性能处理器，同时集成了三个独立 PMOS、三个独立 NMOS 栅极驱动模块和输出为 5.0V，50mA LDO 集成芯片。

### 1.1 性能

- ◆ 96MHz 32 位 M0 内核
- ◆ 支持三种低功耗模式：睡眠模式、停机模式、超低功耗停机模式
- ◆ 三相 P/N MOS 管栅极驱动模块
- ◆ 工业级工作温度

### 1.2 存储器

- ◆ 32KBytes 嵌入式 Flash（位宽 32bit），支持预取功能和读/写保护
- ◆ 4KBytes SRAM（位宽 32bit），分为两个独立分区，每个分区 2Kbytes

### 1.3 复位和电源

- ◆ 1.8V 到 5.5V 供电和 I/O
- ◆ 两个 LDO，一个用于低功耗的常开/备份电源域，一个用于系统运行的内核电源域
- ◆ 高精度上电、掉电复位（POR\_PDR）
- ◆ 可编程低压复位（LVR），8 个低压复位点：1.6V、1.8V、2.0V、2.5V、2.8V、3.0V、3.5V、4.0V
- ◆ 可编程电压监测器（LVD），8 个电压监测点：2.0V、2.2V、2.4V、2.7V、2.9V、3.1V、3.6V、4.5V

### 1.4 时钟

- ◆ 4MHz 到 16MHz 的高速晶振（OSCH）
- ◆ 内置出厂校准过的 16MHz RC 振荡器（RCH，1%精度）
- ◆ 32KHz 低速晶振（OSCL）
- ◆ 内置出厂校准过的 24KHz RC 振荡器（RCL，10%精度）
- ◆ 内置 PLL，最高输出 144MHz，抖动小于 100ps

### 1.5 外设模块

- ◆ 两路 UART
- ◆ 两路 SPI，支持主从模式
- ◆ 一路 I2C，支持主从模式
- ◆ 1 个 16 位高级控制定时器 TIM1
- ◆ 5 个 16 位通用定时器，TIM3、TIM14、TIM15、TIM16、TIM17
- ◆ 1 个 16 位基本定时器 TIM6
- ◆ 1 个独立看门狗定时器
- ◆ 1 个窗口看门狗定时器
- ◆ 1 个 24 位自减型系统时基定时器
- ◆ 1 个 WT 钟表定时器
- ◆ LCP037AK31EU(V)8 多达 20 个快速 I/O 端口，LCP037AH31ES8 多达 14 个快速 I/O 端口



## 1.6 模拟模块

- ◆ 1 个 12 位 A/D 转换器，最高转换速率为 1.5MSPS，最多支持 18 个通道，内置温度传感器
- ◆ 集成 3 个运算放大器
- ◆ 集成三路比较器
- ◆ 集成两个 10 位 DAC 数模转换器
- ◆ 反电动势采样电路（HALL\_MID）

## 1.7 预驱芯片概述

预驱芯片是一款高性价比三相 PMOS、NMOS 管栅极驱动专用芯片，内部集成了 LDO、死区时控制电路、欠压关断电路、闭锁电路、输出驱动电路，用于电机控制器、电源的驱动电路。电源电压范围 6V~36V，静态功耗小于 1mA。内部集成 5V 输出 LDO，可为外部 MCU 等器件供电。当输入电压超过 12V 时，为了更好的匹配 P/N MOS 管，LO 输出最高电压为 11V，HO 输出最低电压为 VCC 减去 11V。LO 输出电流能力 IO+/- 0.045/0.28A，HO 输出电流能力 IO+/- 0.26/0.04A。

### 特性：

- ◆ 三相 P/N MOS 管栅极驱动
- ◆ 电源电压输入范围：6V-36V
- ◆ 适应 3V-30V 输入电压
- ◆ 具有 VCC 欠压保护
- ◆ 内置 5V/50mA 输出 LDO
- ◆ 内建死区控制电路
- ◆ 自带闭锁功能
- ◆ LIN1/2/3 输入通道高电平有效，控制 LO 输出
- ◆ HIN1/2/3 输入通道高电平有效，控制 HO 输出

## 2. 功能框图

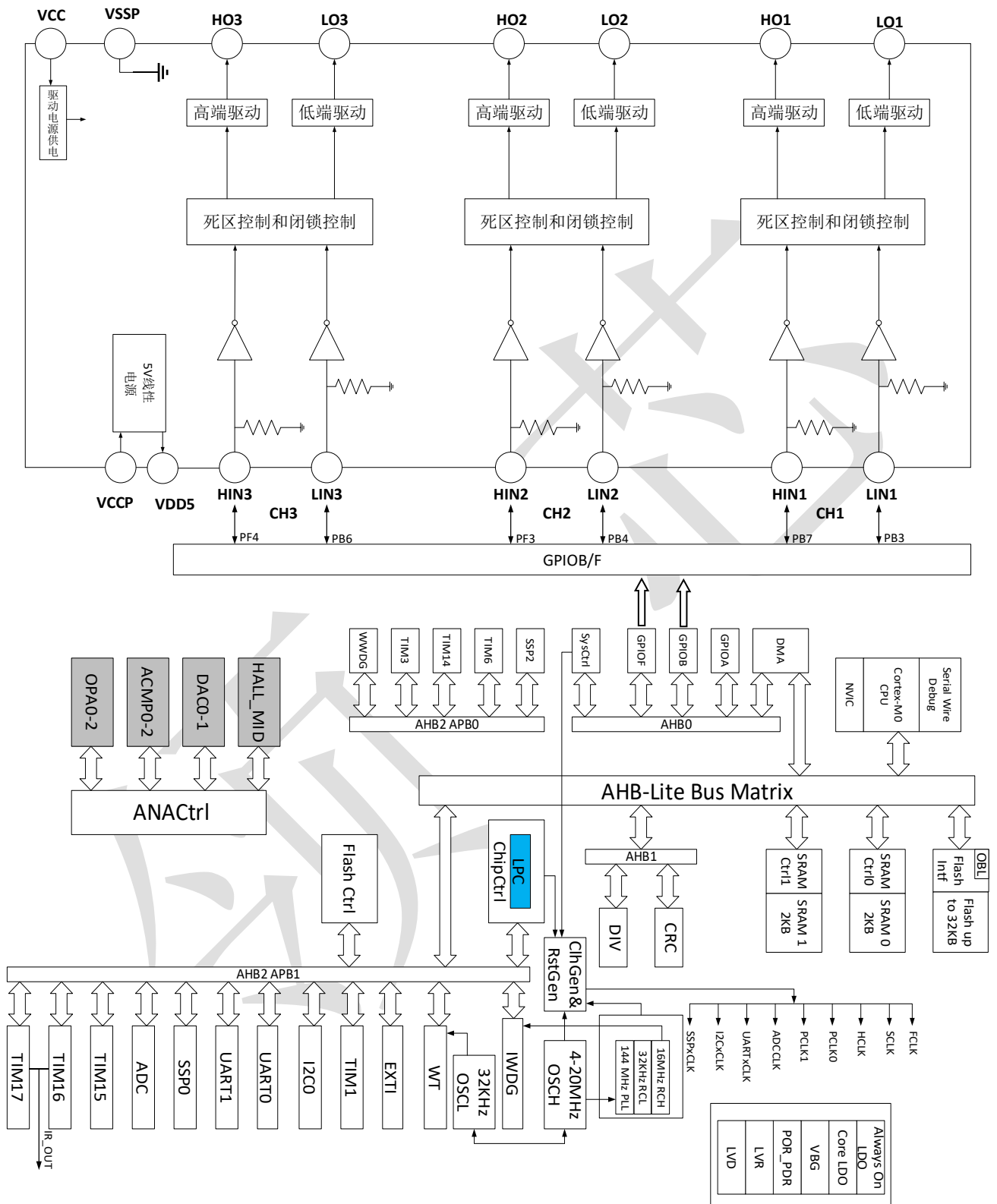


图 1 LCP037A 系列功能框图



表 1 引脚排列表中使用的图例/缩略语

名称	缩写	定义
引脚名称		除非在引脚名下面的括号中特别说明，复位期间和复位后的引脚功能与实际引脚名相同
引脚类型	S	电源引脚
	I	仅输入引脚
	I/O	输入/输出引脚
I/O结构	1ANA	只包含一路复用模拟通道
	2ANA	包含两路复用模拟通道，两路普通模拟开关（PAD经过ESD电阻后接到模拟开关）
	2OP	包含两路复用模拟通道，两路低内阻模拟开关（PAD直接接到模拟开关，用于运放）
	ANA_OP	包含两路复用模拟通道，一路普通模拟开关和一路低内阻模拟开关
注释		除非特别注释说明，否则在复位期间和复位后所有 I/O 都设为浮空输入
引脚功能	可选复用功能	通过 GPIOx_AFL/H、GPIOx_MODE 寄存器选择的功能（数字复用）
	外部复用功能	通过系统寄存器选择的功能，优先级高于可选复用功能（数字复用）
	模拟复用功能1	通过系统寄存器或者 GPIOx_AFL/H、GPIOx_MODE 寄存器选择的模拟功能 1
	模拟复用功能2	通过系统寄存器或者 GPIOx_AFL/H、GPIOx_MODE 寄存器选择的模拟功能 2

表 2 LCP037A 系列引脚定义

引脚名(复位后的功能)		引脚类型	I/O 结构		可选复用功能	外部功能	模拟复用功能(AN)	
QFN32	SSOP24						AN1	AN2
		TESTEN				测试功能		
		PF4	I/O	1ANA	SSP2_FSS/TIM1_CH1N/ TIM1_CH3/TIM3_CH1/			
2	16	PF0	I/O	2OP	SSP2_TXD/ I2C0_SDA/ TIM1_CH3/ TIM15_CH1/ UART0_TX/ SSP2_RXD		CPN02 <sup>1</sup> / OP1P3/ CPP07	OSCL_IN / OSCH_IN
3	17	PF1	I/O	2OP	SSP2_RXD/ I2C0_SCL/ TIM1_CH2/ TIM15_CH1N/ URAT0_RX/ SSP2_TXD		CPP14 / OP1N3/ OPA_NIN2	OSCL_OUT / OSCH_OUT
4	18	PF2(nRST)	I/O	1ANA	TIM1_CH1/ TIM3_CH3/ TIM15_CH1/TIM16_CH1N	nRST <sup>2</sup>		
5		VSS/VSSA	S					
6	6	VDD/VDDA	S					
7	19	PA0	I/O	2ANA	UART1_CTS/ TIM1_ETR/ TIM16_CH1/ UART1_RX/ CP0_OUT		ADCIN[0] / CPP04 / CPN00	VRH
8	20	PA1	I/O	2ANA	EVENTOUT/ UART1_RTS/ TIM16_CH1N/ UART1_TX/ TIM15_CH1N/ IR_OUT		ADCIN[1]	CPP05/ CPP10
9	21	PA2	I/O	2OP	TIM15_CH1/ UART1_TX/ CP1_OUT/ UART1_RX		CPN01/ OP0P0/ CPP06	OP2OEX / ADCIN[2]
		PA3	I/O	ANA_OP	TIM15_CH2/ UART1_RX/ TIM1_CH1N/ SSP0_TXD/ CP0_OUT/ SSP0_RXD		ADCIN[3] / CPN10/ CPP11	OP00/ CPP17
10	22	PA4	I/O	2OP	SSP0_FSS/UART0_RTS/ TIM17_CH1/ TIM14_CH1/ WT_BUZ/ CP1_OUT		DAC_OUT0	ADCIN[4] / OP0N0 / CPP00
11	23	PA5	I/O	2OP	SSP0_SCK/ TIM15_CH1/ TIM1_CH2N/WT_nBuz/ CP2_OUT/ TIM3_ETR		ADCIN[5] / OP2P1 / CPP12	DAC_OUT1
12	24	PA6	I/O	ANA_OP	SSP0_RXD/TIM3_CH1/ TIM1_BKIN/CP0_OUT/ TIM16_CH1/ EVENTOUT/ SSP0_TXD		ADCIN[6] / CPP01	OP1P0 / OP2N0/ OPA_NIN3
13	1	PA7	I/O	2OP	SSP0_TXD/ TIM3_CH2/ TIM1_CH1N/CP1_OUT/ TIM14_CH1/ TIM17_CH1/ EVENTOUT/ SSP0_RXD		ADCIN[7] / OP1P1/ OP2N1/ CPP02	OP10/ CPP16
14	2	PB0	I/O	ANA_OP	EVENTOUT/ TIM3_CH3/ TIM1_CH2N/ UART0_TX/		ADCVBG	ADCIN[8]/ CPP13/ OP2P0/



					UART0_RX			CPN11/ OP1N1
15	3	PB1	I/O	2OP	TIM14_CH1/TIM3_CH4/ TIM1_CH3N/UART1_RTS/ UART0_RX/UART0_TX		ADCIN[9]/ CPP20/ OP1N0/ CPN03	OP20/ CPP15
16		PF6	I/O	ANA_OP	SSP2_FSS/TIM1_CH2N/ TIM1_BKIN/UART1_TX/ TIM15_BKIN/EVENTOUT		ADCIN[11]/ OP0OEX	OP0N3/ CPP21
17		PF7	I/O	ANA_OP	SSP2_SCK/TIM1_CH1N/ TIM3_CH4/ URAT1_RX		ADCIN[12]/ OP1OEX	OP0P3 / CPN12/ CPP22
18	3	PA8	I/O	ANA_OP	MCO/UART0_CTS/ TIM1_CH1/ EVENTOUT/ SSP2_TXD/ SSP2_RXD/ CP0_OUT		ADCIN[10]/ ELVI / CPP03	OP0N1/ OPA_NIN1
19	4	PA9	I/O	ANA_OP	TIM15_CH2N/ TIM15_BKIN/ UART0_TX/ TIM1_CH2/ I2C0_SCL/ SSP2_RXD/ SSP2_TXD/ UART0_RX		ADCIN[14]	CPN13/ OP0P1
20		PA10	I/O	2ANA	TIM15_CH2/ TIM17_BKIN/ UART0_RX/ TIM1_CH3/ I2C0_SDA		ADCIN[15]/ CPP23	DAC_OUT0
		PA11	I/O	2ANA	EVENTOUT/ UART0_CTS/ TIM1_CH4/ TIM15_CH1N/ CP0_OUT/ I2C0_SCL			
		PA12	I/O	1ANA	EVENTOUT/ UART0_RTS/ TIM1_ETR/ TIM16_CH1/ TIM15_CH1/ I2C0_SDA/			
21	4	PA13	I/O	1ANA	IR_OUT/ TIM1_CH1N/ TIM1_CH4/ UART1_TX/ WT_BUZ/ CP1_OUT	SWDIO <sup>3</sup>		
22	5	PA14	I/O	1ANA	UART1_TX/ WT_nBUZ/ CP2_OUT/ UART1_RX	SWCLK <sup>3</sup>		
23		PA15	I/O	1ANA	SSP0_FSS/UART1_RX/ TIM17_CH1/EVENTOUT/ TIM1_CH2/TIM16_CH1N/ TIM1_BKIN/TIM15_BKIN			
		PB3	I/O	1ANA	SSP0_SCK/TIM1_CH1N/ TIM1_CH2N/TIM16_CH1/ CP1_OUT			
		PB4	I/O	1ANA	SSP0_RXD/TIM3_CH1/ TIM1_CH2N/UART0_RX/ TIM17_BKIN/SSP0_TXD			
		PB5	I/O	1ANA	SSP0_TXD/TIM3_CH2/ TIM16_BKIN/TIM1_CH3/ UART0_TX/UART1_CTS/		ADCIN[13]	



					CP2_OUT/ SSP0_RXD		
		PB6	I/O	ANA_OP	UART0_TX/I2C0_SCL/ TIM16_CH1N/TIM15_CH2/ TIM1_CH3N/ UART0_RX		DACOUT0 OP2P3 / CPN22
		PB7	I/O	ANA_OP	UART0_RX/I2C0_SDA/ TIM17_CH1N/TIM1_CH2N/ UART0_TX/TIM1_CH1/ TIM17_CH1/SSP2_FSS		DACOUT1 OP2N3/ CPN23
		PF3(BOOT0)	I/O	1ANA	SSP2_SCK/ TIM1_CH1N/ TIM1_CH2/ TIM3_CH2/ TIM15_CH2/ TIM16_CH1/ TIM17_CH1N/ TIM3_ETR	BOOT0 <sup>4</sup>	
24	6	VDD5	P				5V 输出口
25	7	VCCP	P				5V 电源输入端
26	8	VCC	O				驱动电源输入端
27	9	HO1	O				1 通道高端输出口, 控制 PMOS 管的导通与截止
28	10	LO1	O				1 通道低端输出口, 控制 NMOS 管的导通与截止
29	11	HO2	O				2 通道高端输出口, 控制 PMOS 管的导通与截止
30	12	LO2	O				2 通道低端输出口, 控制 NMOS 管的导通与截止
31	13	HO3	O				3 通道高端输出口, 控制 PMOS 管的导通与截止
32	14	LO3	O				3 通道低端输出口, 控制 NMOS 管的导通与截止
1	15	VSSP	P				预驱芯片地

**注1:** ACMP 与 OPA 输入引脚格式。ACMP: CP 序号 + 引脚正负端 + 输入端口; OPA: OP 序号 + 引脚正负端 + 输入端口。

例如: CPP11 表示 ACMP1 正端输入 端口 1; OP2N3 表示 OPA2 负端输入 端口 3。

**注2:** 上电复位后, 这个引脚缺省配置为外部复位引脚 nRST。

**注3:** 系统复位后, 这些引脚配置为可选复用功能 SWDIO 和 SWCLK, SWDIO 引脚内部上拉, SWCLK 引脚内部下拉。

**注4:** 根据选项字节配置, 在系统复位期间可以作为 BOOT0 引脚, 以选择启动模式; 后续为正常功能。

**注5:** I/O 驱动强度分为两档, 3.3V 供电时为 4mA/8mA; 5V 供电时为 8mA/16mA。

表 3 预驱引脚描述

驱动芯片引脚	I/O 类型	引脚描述	引脚位置
HIN1	I	逻辑输入控制信号高电平有效, 控制高端功率 MOS 管的	与主控 MCU PB7 引脚相连
HIN2	I	导通与截止	与主控 MCU PF3 引脚相连
HIN3	I	“0”是关闭功率 MOS 管; “1”是开启功率 MOS 管	与主控 MCU PF4 引脚相连
LIN1	I	逻辑输入控制信号低电平有效, 控制低端功率 MOS 管的	与主控 MCU PB3 引脚相连
LIN2	I	导通与截止	与主控 MCU PB4 引脚相连
LIN3	I	“0”是关闭功率 MOS 管; “1”是开启功率 MOS 管	与主控 MCU PB6 引脚相连

表 4 端口 A 可选复用功能映射

引脚	AF0	AF1	AF2	AF3	AF4	AF5	AF6	AF7
----	-----	-----	-----	-----	-----	-----	-----	-----



PA0	-	UART1_CTS	TIM1_ETR	TIM16_CH1	UART1_RX	-	CP0_OUT	-
PA1	EVENTOUT	UART1_RTS	TIM16_CH1N	-	UART1_TX	TIM15_CH1N		IR_OUT-
PA2	TIM15_CH1	UART1_TX	-	-	-		CP1_OUT	UART1_RX
PA3	TIM15_CH2	UART1_RX	-	-	TIM1_CH1N	SSP0_TXD	CP0_OUT	SSP0_RXD
PA4	SSP0_FSS	UART0_RTS	-	TIM17_CH1	TIM14_CH1	WT_BUZ	CP1_OUT	-
PA5	SSP0_SCK	-	-	TIM15_CH1	TIM1_CH2N	WT_nBuz	CP2_OUT	TIM3_ETR-
PA6	SSP0_RXD	TIM3_CH1	TIM1_BKIN	CP0_OUT	-	TIM16_CH1	EVENTOUT	SSP0_TXD
PA7	SSP0_TXD	TIM3_CH2	TIM1_CH1N	CP1_OUT	TIM14_CH1	TIM17_CH1	EVENTOUT	SSP0_RXD
PA8	MCO	UART0_CTS	TIM1_CH1	EVENTOUT	SSP2_TXD	SSP2_RXD	CP0_OUT	
PA9	TIM15_CH2N	TIM15_BKIN	UART0_TX	TIM1_CH2	I2C0_SCL	SSP2_RXD	SSP2_TXD	UART0_RX
PA10	TIM15_CH2	TIM17_BKIN	UART0_RX	TIM1_CH3	I2C0_SDA	-		
PA11	EVENTOUT	UART0_CTS	TIM1_CH4	TIM15_CH1N	-		CP0_OUT	I2C0_SCL
PA12	EVENTOUT	UART0_RTS	TIM1_ETR	TIM16_CH1	TIM15_CH1			I2C0_SDA
PA13	SWDIO	IR_OUT	TIM1_CH1N	TIM1_CH4	UART1_TX	WT_Buz	CP1_OUT	-
PA14	SWCLK	UART1_TX	-	-	-	wt_nBuz	CP2_OUT	UART1_RX
PA15	SSP0_FSS	UART1_RX	TIM17_CH1	EVENTOUT	TIM1_CH2	TIM16_CH1N	TIM1_BKIN	TIM15_BKIN

表 5 端口 B 可选复用功能映射

引脚	AF0	AF1	AF2	AF3	AF4	AF5	AF6	AF7
PB0	EVENTOUT	TIM3_CH3	TIM1_CH2N	-	UART0_TX	-	UART0_RX	
PB1	TIM14_CH1	TIM3_CH4	TIM1_CH3N	-	UART1_RTS	UART0_RX		UART0_TX
PB3	SSP0_SCK	TIM1_CH1N	TIM1_CH2N	TIM16_CH1			CP1_OUT	-
PB4	SSP0_RXD	TIM3_CH1	TIM1_CH2N	UART0_RX		TIM17_BKIN	-	SSP0_TXD
PB5	SSP0_TXD	TIM3_CH2	TIM16_BKIN	TIM1_CH3	UART0_TX	UART1_CTS	CP2_OUT	SSP0_RXD
PB6	UART0_TX	I2C0_SCL	TIM16_CH1N	TIM15_CH2	TIM1_CH3N	-	-	UART0_RX
PB7	UART0_RX	I2C0_SDA	TIM17_CH1N	TIM1_CH2N	UART0_TX	TIM1_CH1	TIM17_CH1	SSP2_FSS

表 6 端口 F 可选复用功能映射

引脚	AF0	AF1	AF2	AF3	AF4	AF5	AF6	AF7
PF0	SSP2_TXD	I2C0_SDA	TIM1_CH3	TIM15_CH1	UART0_TX	-	-	SSP2_RXD
PF1	SSP2_RXD	I2C0_SCL	TIM1_CH2	TIM15_CH1N	URAT0_RX	-	-	SSP2_TXD
PF2	-	-	TIM1_CH1	TIM3_CH3	TIM15_CH1	TIM16_CH1N	-	-
PF3	SSP2_SCK	TIM1_CH1N	TIM1_CH2	TIM3_CH2	TIM15_CH2	TIM16_CH1	TIM17_CH1N	TIM3_ETR
PF4	SSP2_FSS	TIM1_CH1N	TIM1_CH3	TIM3_CH1	-	-		-
PF6	SSP2_FSS	TIM1_CH2N	TIM1_BKIN	-	UART1_TX	TIM15_BKIN	EVENTOUT	
PF7	SSP2_SCK	TIM1_CH1N	TIM3_CH4	-	UART1_RX	-	-	

### 4. 存储器映射

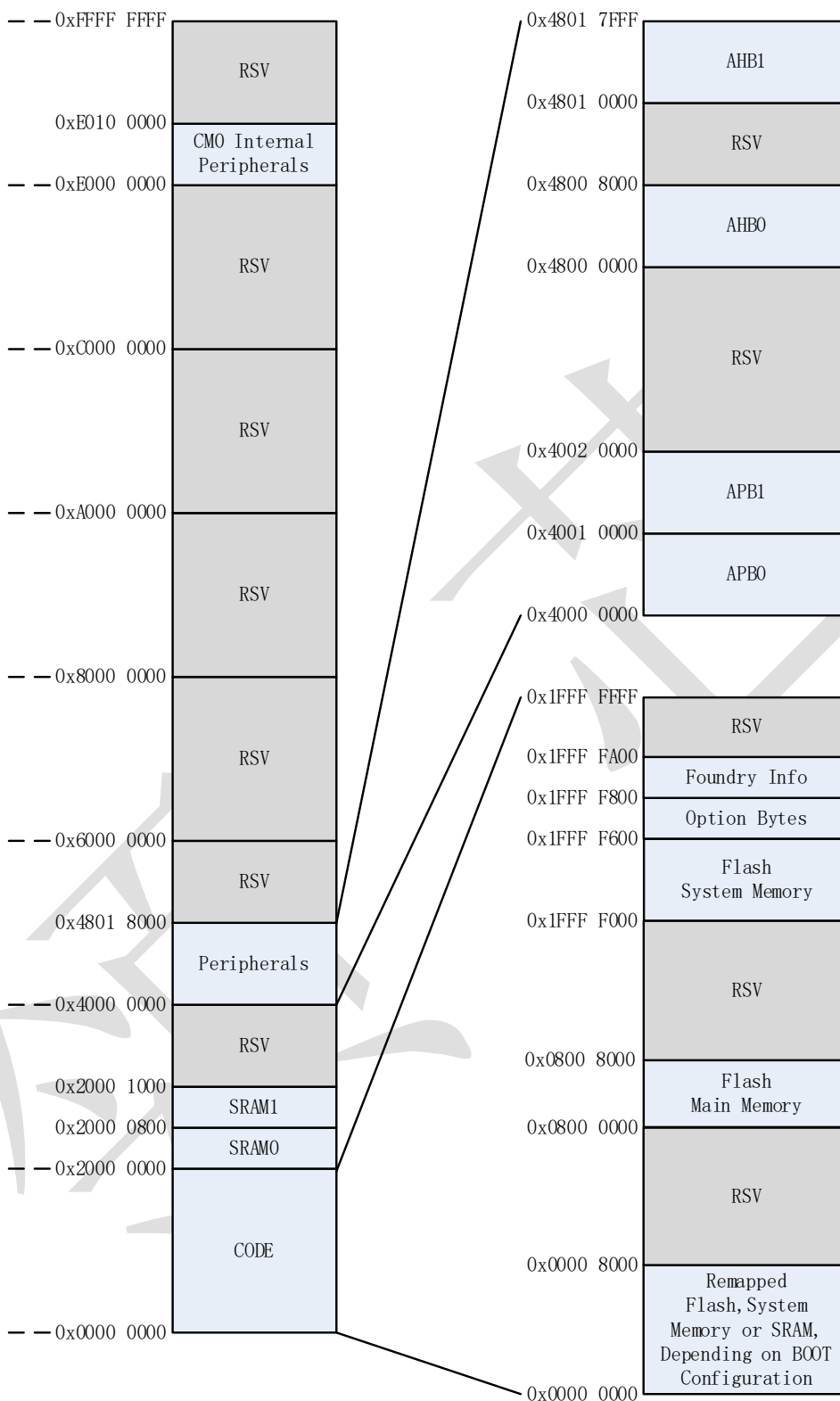


图 4 LCP037A 系列存储器映射

表 7 LCP037A 系列外设寄存器地址空间划分

总线	地址范围	大小	外设
APB0	0x4000 0000 - 0x4000 0FFF	4KB	保留
	0x4000 1000 - 0x4000 1FFF	4KB	保留
	0x4000 2000 - 0x4000 2FFF	4KB	保留
	0x4000 3000 - 0x4000 3FFF	4KB	保留
	0x4000 4000 - 0x4000 4FFF	4KB	保留
	0x4000 5000 - 0x4000 5FFF	4KB	保留
	0x4000 6000 - 0x4000 6FFF	4KB	SSP2
	0x4000 7000 - 0x4000 7FFF	4KB	保留
	0x4000 8000 - 0x4000 8FFF	4KB	保留
	0x4000 9000 - 0x4000 9FFF	4KB	TIM6
	0x4000 A000 - 0x4000 AFFF	4KB	TIM14
	0x4000 B000 - 0x4000 BFFF	4KB	TIM3
	0x4000 C000 - 0x4000 CFFF	4KB	保留
	0x4000 D000 - 0x4000 DFFF	4KB	WWDG
	0x4000 E000 - 0x4000 EFFF	4KB	保留
	0x4000 F000 - 0x4000 FFFF	4KB	保留
	APB1	0x4001 0000 - 0x4001 0FFF	4KB
0x4001 1000 - 0x4001 1FFF		4KB	EXTI
0x4001 2000 - 0x4001 2FFF		4KB	保留
0x4001 3000 - 0x4001 3FFF		4KB	I2C0
0x4001 4000 - 0x4001 4FFF		4KB	UART0
0x4001 5000 - 0x4001 5FFF		4KB	UART1
0x4001 6000 - 0x4001 6FFF		4KB	保留
0x4001 7000 - 0x4001 73FF		1KB	CHIPCTRL
0x4001 7400 - 0x4001 77FF		1KB	IWDG
0x4001 7800 - 0x4001 7BFF		1KB	WT
0x4001 7C00 - 0x4001 7FFF		1KB	ANACTRL
0x4001 8000 - 0x4001 8FFF		4KB	SSP0
0x4001 9000 - 0x4001 9FFF		4KB	保留
0x4001 A000 - 0x4001 AFFF		4KB	ADC
0x4001 B000 - 0x4001 BFFF		4KB	TIM15
0x4001 C000 - 0x4001 CFFF		4KB	TIM16
0x4001 D000 - 0x4001 DFFF		4KB	FLASH CTRL
0x4001 E000 - 0x4001 EFFF		4KB	TIM17
0x4001 F000 - 0x4001 FFFF		4KB	保留
0x4002 0000 - 0x47FF FFFF	~128MB	保留	
AHB0	0x4800 0000 - 0x4800 01FF	512B	GPIOA
	0x4800 0200 - 0x4800 03FF	512B	GPIOB
	0x4800 0400 - 0x4800 05FF	512B	保留
	0x4800 0600 - 0x4800 07FF	512B	保留
	0x4800 0800 - 0x4800 09FF	512B	保留
	0x4800 0A00 - 0x4800 0BFF	512B	GPIOF

	0x4800 0C00 - 0x4800 0DFF	512B	保留
	0x4800 0E00 - 0x4800 0FFF	512B	保留
	0x4800 1000 - 0x4800 1FFF	4KB	保留
	0x4800 2000 - 0x4800 2FFF	4KB	保留
	0x4800 3000 - 0x4800 3FFF	4KB	保留
	0x4800 4000 - 0x4800 4FFF	4KB	DMA
	0x4800 5000 - 0x4800 5FFF	4KB	保留
	0x4800 6000 - 0x4800 6FFF	4KB	保留
	0x4800 7000 - 0x4800 7FFF	4KB	SYSCTRL
	0x4800 8000 - 0x4800 FFFF	32KB	保留
AHB1	0x4801 0000 - 0x4801 0FFF	4KB	保留
	0x4801 1000 - 0x4801 1FFF	4KB	CRC
	0x4801 2000 - 0x4801 2FFF	4KB	保留
	0x4801 3000 - 0x4801 3FFF	4KB	保留
	0x4801 4000 - 0x4801 4FFF	4KB	DIV
	0x4801 5000 - 0x4801 5FFF	4KB	保留
	0x4801 6000 - 0x4801 6FFF	4KB	保留
	0x4801 7000 - 0x4801 7FFF	4KB	保留

## 5. 电气特性

### 5.1 预驱特性

#### 5.1.1 极限参数

表 8 预驱芯片极限参数

参数名称	符号	测试条件	最小	最大	单位
电源	$V_{CC}$ 、 $V_{CCP}$	-	-0.3	40	V
5V 输出电压	$V_{DD5}$	-	-0.3	5.5	V
5V 输出电流	$I_{5V}$	-	0	80	mA
高端输出	HO1、HO2、HO3	-	$V_{CC}-13$	$V_{CC}$	V
低端输出	LO1、LO2、LO3	-	-0.3	13	V
高通道逻辑信号输入电平	HIN1、HIN2、HIN3	-	-0.3	30	V
低通道逻辑信号输入电平	LIN1、LIN2、LIN3	-	-0.3	30	V
环境温度	$T_A$	-	-45	125	°C
储存温度	$T_{STG}$	-	-55	150	°C
焊接温度	$T_L$	$T=10s$	-	300	°C
静电保护	ESD	-	2	-	kV

注：超出所列的极限参数可能导致芯片内部永久性损坏，在极限的条件长时间运行会影响芯片的可靠性。

#### 5.1.2 典型参数

除非特别指明，否则在  $T_A=25^{\circ}\text{C}$ ， $V_{CCP}=V_{CC}=24\text{V}$ ，负载电容  $C_L=1\text{nF}$  条件下测试。

表 9 预驱芯片典型参数

参数名称	符号	测试条件	最小	典型	最大	单位
5V 电源输入	$V_{CCP}$	-	5.5	24	36	V
驱动电源输入	$V_{CC}$	-	6	24	36	V
静态电流	$I_{CC}$	输入悬空， $V_{CCP}=V_{CC}=15\text{V}$	-	0.5	1	mA
输入逻辑信号高电位	$V_{in(H)}$	所有输入控制信号	2	-	-	V
输入逻辑信号低电位	$V_{in(L)}$	所有输入控制信号	-0.3	0	0.8	V
输入逻辑信号高电平的电流	$I_{in(H)}$	$V_{in}=5\text{V}$	-	-	100	uA
输入逻辑信号低电平的电流	$I_{in(L)}$	$V_{in}=0\text{V}$	-	0	1	uA
<b><math>V_{CC}</math> 电源欠压关断特性</b>						
$V_{CC}$ 开启电压	$V_{CC(on)}$	-	-	5.8	-	V
$V_{CC}$ 关断电压	$V_{CC(off)}$	-	-	5.2	-	V
<b>5V 线性电源特性</b>						
5V 输出电压	$V_{DD5}$	$V_{CCP}=5.5-36\text{V}$	4.75	-	5.25	V
5V 输出电流	$I_{5V}$	$V_{CCP}=7-36\text{V}$	30	-	-	mA
<b>LO1、LO2、LO3 开关时间特性</b>						
开延时	$T_{on}$	-	-	90	-	ns
关延时	$T_{off}$	-	-	30	-	ns

上升时间	$T_r$	-	-	280	-	ns
下降时间	$T_f$	-	-	60	-	ns
<b>HO1、HO2、HO3 开关时间特性</b>						
开延时	$T_{on}$	-	-	90	-	ns
关延时	$T_{off}$	-	-	30	-	ns
上升时间	$T_r$	-	-	80	-	ns
下降时间	$T_f$	-	-	300	-	ns
<b>死区时间特性</b>						
死区时间	$D_T$	无负载电容 $C_L=0$		60	-	ns
<b>LO1、LO2、LO3 输出端参数</b>						
LO 最高输出电压	$V_{LO}$	LIN=5V		10	-	V
LO 输出拉电流	$I_{LO}^+$	$V_{LO}=0V$ , LIN=5V, PWD $\leq 10\mu s$		45	-	mA
LO 输出灌电流	$I_{LO}^-$	$V_{LO}=10V$ , LIN=0, PWD $\leq 10\mu s$		0.28	-	A
<b>HO1、HO2、HO3 输出端参数</b>						
HO 最高输出电压	$V_{HO}$	HIN=5V		$V_{CC}-10$	-	V
HO 输出拉电流	$I_{HO}^+$	$V_{HO}=V_{CC}$ , HIN=0, PWD $\leq 10\mu s$		0.26	-	A
HO 输出灌电流	$I_{HO}^-$	$V_{HO}=V_{CC}-10V$ , HIN=5V, PWD $\leq 10\mu s$		40	-	mA

## 5.2 MCU 特性

### 5.2.1 绝对最大值

如果器件工作条件超过“绝对最大值”，就可能会对器件造成永久性损坏。这些值仅为运行条件极大值，我们建议不要使器件在该规范规定的范围以外运行。器件长时间工作在最大值条件下，其可靠性会受到影响。

表 10 电压特性

参数	符号	测试条件	最小值	典型值	最大值	单位
电源电压	$V_{DD}/V_{DDA}$	-	-0.3	3.3/5	6.5	V
I/O 输入电压	$V_{IN}$	-	-0.3	3.3/5	5.8	

注：所有电压都以  $V_{SS}$  为参考。

表 11 电流特性

参数	符号	测试条件	最小值	典型值	最大值	单位
流入 $V_{DD}$ 的总电流	$\sum I_{VDD}$	-	-	-	120	mA
流出 $V_{SS}$ 的总电流	$\sum I_{VSS}$	-	-	-	-120	
每个 $V_{DD}$ 管脚的最大电流	$I_{VDD}(\text{pin})$	-	-	-	100	
每个 $V_{SS}$ 管脚的最大电流	$I_{VSS}(\text{pin})$	-	-	-	-100	
管脚注入电流	$I_{INJ}$	$V_{IN} > V_{DD}$ 或 $V_{IN} < V_{SS}$	-10	-	10	
总注入电流	$\sum I_{INJ}$	-	-20	-	20	

表 12 热特性

参数	符号	最小值	典型值	最大值	单位
存储温度范围	$T_{STG}$	-65	25	150	°C
最大结温	$T_J$		25	150	

## 5.2.2 工作条件

### 5.2.2.1 推荐工作条件

表 13 工作条件

参数	符号	测试条件	最小值	典型值	最大值	单位
工作电压	$V_{DD}$	-	2.0	3.3/5	5.5	V
模拟工作电压	$V_{DDA}$	$\geq V_{DD}$	2.4	3.3/5	5.5	V
I/O 输入电压	$V_{IN}$	-	-0.3	-	5.5	V
CPU 频率	$f_{CPU}$	$V_{DD} > 2.8V$	-	-	72	MHz
		$V_{DD} > 4V$	-	-	96	
AHB 时钟频率	$f_{AHB}$	-	-	-	$f_{CPU}$	MHz
APB 时钟频率	$f_{APB}$	-	-	-	$f_{CPU}$	MHz
$V_{DD}/V_{DDA}$ 上升速率	$t_{VRISE}$	-	0	-	$\infty$	us/V
$V_{DD}/V_{DDA}$ 下降速率	$t_{VFALL}$	-	20	-	$\infty$	us/V
耗散功率	$P_D$	$T_a = 25^\circ C$	-	-	400	mW
环境温度	$T_A$	-	-40	-	125	$^\circ C$
结温范围	$T_J$	-	-40	-	125	$^\circ C$

### 5.2.2.2 系统复位及电压监控

表 14 系统监控与复位特性

参数	符号	测试条件	最小值	典型值	最大值	单位
带隙基准电压	$V_{BG}$	$1.8 \sim 5.5V, T_A = -40 \sim 125^\circ C$	1.24	1.25	1.26	V
上电复位电压	$V_{POR}$	0V 上电到 $V_{DD}$ , $-40 \sim 125^\circ C$	1.793	1.825	1.869	V
掉电复位电压	$V_{PDR}$	$V_{DD}$ 掉电到 0V, $-40 \sim 125^\circ C$	1.695	1.728	1.77	V
复位延迟时间	$t_{RSTTEMPO}$	上电复位, $RCL = 24KHz$	-	2	-	ms
		外部复位	-	2	-	us
低压复位电压	$V_{LVR}$	LVRS=000	-	1.6	-	V
		LVRS=001	-	1.8	2	
		LVRS=010	-	2	2.2	
		LVRS=011	-	2.5	2.7	
		LVRS=100	-	2.8	3	
		LVRS=101	-	3	3.2	
		LVRS=110	-	3.5	3.7	
LVR 释放迟滞电压	$V_{HYS(LVR)}$	$V_{DDA} = 3.3V, T_A = 30^\circ C$	-	0.1	0.2	V
LVR 模块工作电流	$I_{LVR}$	$V_{DDA} = 3.3V, T_A = 30^\circ C$	-	15	-	uA
LVD 检测电压	$V_{LVD}$	LVLS= 000	-	2.0	2.2	V
		LVLS= 001	-	2.2	2.4	
		LVLS= 010	-	2.4	2.6	
		LVLS= 011	-	2.7	2.9	
		LVLS= 100	-	2.9	3.1	
		LVLS= 101	-	3.1	3.3	
		LVLS= 110	-	3.6	3.9	



		LVLS = 111	-	4.5	4.8-	
LVD 释放迟滞电压	$V_{HYS(LVD)}$	$V_{DDA} = 3.3V, T_A = 30^\circ C$	-	0.1	-	V
LVD 模块工作电流	$I_{LVD}$	$V_{DDA} = 3.3V, T_A = 30^\circ C$	-	15	-	uA

### 5.2.2.3 内部参考电压

表 15 内部参考电压特性

参数	符号	测试条件	最小值	典型值	最大值	单位
内部参考电压	$V_{REFINT}$	$T_A = -40 \sim 105^\circ C, VRH\_SEL=0$	2.4	2.5	2.6	V
内部参考电压	$V_{REFINT}$	$T_A = -40 \sim 105^\circ C, VRH\_SEL=1$	3.9	4	4.1	V
内部参考电压建立时间	$t_{START}$	-	1.4	2	4.5	us
内部参考电压在温度范围内的分布	$\Delta V_{REFINT}$	$V_{DDA}=3.3V, T_A = -40 \sim 100^\circ C,$ $VRH\_SEL=0$	-	4	-	mV
		$V_{DDA}=5V, T_A = -40 \sim 100^\circ C,$ $VRH\_SEL=0$	-	7	-	mV
温度系数	$T_{coeff}$	$V_{DDA} = 3.3V, T_A = 30^\circ C$	-	12	-	ppm/ $^\circ C$

### 5.2.2.4 电流特性

本芯片典型工作电压 3.3V / 5.0V，除非特别指明，否则典型值是在  $T_A=25^\circ C$  条件的测试结果。直流电气特性还在不断完善中。

表 16 工作电流特性

参数	符号	外设状态	运行条件	最小值	典型值 3.3V	典型值 5V	最大值	单位
工作电流	$I_{RUN}$	禁止	MCLK=8MHz, RCH/2	-	0.627	0.73	-	mA
			MCLK=16MHz, RCH	-	0.788	0.881	-	
			MCLK=24MHz, RCH+PLL ON	-	1.655	2.167	-	
			MCLK=48MHz, RCH+PLL ON	-	1.807	2.277	-	
			MCLK=72MHz, RCH+PLL ON	-	3.26	4.32	-	
			MCLK=96MHz, RCH+PLL ON	-	TBD	TBD	-	
		全部打开, ADC 采样开	MCLK=8MHz, RCH/2	-	5.63	7.23	-	
			MCLK=16MHz, RCH	-	8.87	10.76	-	
			MCLK=24MHz, RCH+PLL ON	-	TBD	TBD	-	
			MCLK=48MHz, RCH+PLL ON	-	21.24	24.1	-	
			MCLK=72MHz, RCH+PLL ON	-	27.58	31.76	-	
			MCLK=96MHz, RCH+PLL ON	-	TBD	TBD	-	
睡眠电流	$I_{SLEEP}$	关闭	MCLK=8MHz, RCH/2	-	TBD	TBD	-	mA
			MCLK=16MHz, RCH	-	TBD	TBD	-	
			MCLK=24MHz, RCH+PLL ON	-	TBD	TBD	-	
			MCLK=48MHz, RCH+PLL ON	-	TBD	TBD	-	
			MCLK=72MHz, RCH+PLL ON	-	TBD	TBD	-	
			MCLK=96MHz, RCH+PLL ON	-	TBD	TBD	-	
		全部打开, ADC 采样开	MCLK=8MHz, RCH/2	-	TBD	TBD	-	
			MCLK=16MHz, RCH	-	TBD	TBD	-	
			MCLK=24MHz, RCH+PLL ON	-	TBD	TBD	-	
			MCLK=48MHz, RCH+PLL ON	-	TBD	TBD	-	
			MCLK=72MHz, RCH+PLL ON	-	TBD	TBD	-	
			MCLK=96MHz, RCH+PLL ON	-	TBD	TBD	-	

注：测量电流特性时遵循下列条件：

\*所有IO 都设置成输出低电平，无负载。

\*除非特别指明，所有模块只打开时钟，无负载工作。

表 17 低功耗电流特性

模式	说明	供电电压	内核电压	最小值	典型值	最大值	单位
待机电流	关闭 CPU 时钟以及所有外设时钟，内核 LDO 设置为低功耗模式	3.3V	1.5V	-	80	-	uA
		5V		-	100	-	
超级待机电流	关闭所有高频时钟和 PLL，切换到常开 LDO，并输出不同电压	3.3V	1.5V	-	11	-	
		5V		-	18	-	
		3.3V	1.2V	-	4	-	
		5V		-	5	-	
		3.3V	1.0V	-	3	-	
		5V		-	4	-	

### 5.2.2.5 退出低功耗时间

表 18 低功耗唤醒特性

参数	符号	最小值	典型值	最大值	单位
休眠唤醒时间	$t_{SLEEP}$	-	4.5	-	us
待机唤醒时间	$t_{STOP}$	-	20	-	
超级待机唤醒时间	$t_{ULTSTOP}$	-	35	-	

### 5.2.2.6 外部时钟特性

表 19 外部时钟特性

参数	符号	最小值	典型值	最大值	单位
OSCH 时钟频率	$f_{OSCH\_ext}$	4	16	16	MHz
OSCH_IN 输入管脚高电平电压	$V_{OSCHH}$	-	0.7	-	V
OSCH_IN 输入管脚低电平电压	$V_{OSCHL}$	-	0	-	
OSCL 时钟频率	$f_{OSCL\_ext}$	-	32.768	-	kHz
OSCL_IN 输入管脚高电平电压	$V_{OSCLH}$	-	0.7	-	V
OSCL_IN 输入管脚低电平电压	$V_{OSCLL}$	-	0	-	

表 20 外部晶振特性

参数	符号	测试条件	最小值	典型值	最大值	单位
OSCH 晶振频率	$f_{OSCH}$	-	4	16	16	MHz
OSCH 反馈电阻	RF	-	1000	-	-	k $\Omega$
OSCH 电流	$I_{OSCH}$	3.3V, GAIN=000	-	163	-	uA
		5V, GAIN=000	-	206	-	
		3.3V, GAIN=100	-	606	-	
		5V, GAIN=100	-	710	-	
OSCH 启动时间	$t_{SU(OSCH)}$	3.3V, GAIN=000	-	1300	-	us
		5V, GAIN=000	-	850	-	
		3.3V, GAIN=100	-	160	-	

		5V, GAIN=100	-	180	-	
OSCL 电流	I <sub>OSCL</sub>	3.3V, GAIN=00	0.53	0.61	1.05	uA
		3.3V, GAIN=01	0.86	0.93	1.38	
		3.3V, GAIN=10	-	1.32	-	
		3.3V, GAIN=11	-	1.7	-	
OSCL 启动时间	t <sub>SU(OSCL)</sub>	V <sub>DD</sub> 稳定, GAIN=00	0.15	0.23	0.37	s
		V <sub>DD</sub> 稳定, GAIN=01	0.1	0.11	0.13	

### 5.2.2.7 内部时钟特性

表 21 内部时钟特性

参数	符号	测试条件	最小值	典型值	最大值	单位
RCH 频率	F <sub>RCH</sub>	校准后	15.84	16	16.16	MHz
RCH TRIM	TRIM <sub>RCH</sub>	V <sub>DDA</sub> = 3.3V, T <sub>A</sub> = 30°C	-	1	-	%
RCH 占空比	DuCy <sub>RCH</sub>	-	-	50	-	%
RCH 精度	ACC <sub>RCH</sub>	全电压、全温度范围	-	1	-	%
RCH 启动时间	t <sub>SU(RCH)</sub>	-	2.8	5	7.5	us
RCH 工作电流	I <sub>RCH</sub>	-	105	134	240	uA
RCL 频率	F <sub>RCL</sub>	V <sub>DDA</sub> = 5V	-	21	-	kHz
		V <sub>DDA</sub> = 3.3V	-	24	-	
RCL TRIM	TRIM <sub>RCL</sub>	V <sub>DDA</sub> = 3.3V, T <sub>A</sub> = 30°C	-	2	-	%
RCL 占空比	DuCy <sub>RCL</sub>	-	40	-	60	%
RCL 精度	ACC <sub>RCL</sub>	全电压、全温度范围	-	-	10	%
RCL 启动时间	t <sub>SU(RCL)</sub>	V <sub>DDA</sub> = 3.3V, T <sub>A</sub> = 30°C	33	146	280	us
RCL 工作电流	I <sub>RCL</sub>	V <sub>DDA</sub> = 3.3V, T <sub>A</sub> = 30°C	225	340	480	nA

### 5.2.2.8 PLL 特性

表 22 PLL 特性

参数	符号	最小值	典型值	最大值	单位
PLL 输入频率	f <sub>PLL_IN</sub>	4	16	16	MHz
PLL 输入时钟占空比	DuCy <sub>PLL</sub>	30	50	70	%
PLL 输出频率	f <sub>PLL_OUT</sub>	30	72	144	MHz
PLL 锁定时间	t <sub>LOCK</sub>	2.3	5.5	17	us
PLL 周期抖动	Jitter <sub>PLL</sub>	-	45	185	ps

### 5.2.2.9 Flash 存储特性

表 23 Flash 存储特性

参数	符号	测试条件	最小值	典型值	最大值	单位
16-bit 编程时间	t <sub>prog</sub>	T <sub>A</sub> = -40~125°C	12	-	15	us
Page 擦除时间	t <sub>ERASE</sub>	T <sub>A</sub> = -40~125°C	4	-	5	ms
全擦除时间	t <sub>ME</sub>	T <sub>A</sub> = -40~125°C	20	-	40	ms
编程时电流	I <sub>prog</sub>	T <sub>A</sub> = -40~125°C -	-	-	3.5	mA
擦除时电流	I <sub>ERASE</sub>	T <sub>A</sub> = -40~125°C	-	-	2	mA
耐久度	N <sub>END</sub>	T <sub>A</sub> = -40~125°C	20000	-	-	Cycles
数据保持能力	t <sub>RET</sub>	T <sub>A</sub> = 25°C	100	-	-	Years

		$T_A = 85^\circ\text{C}$	25	-	-	
		$T_A = 125^\circ\text{C}$	10	-	-	

## 5.2.2.10 ESD 特性

表 24 ESD 保护和 Latch-up 免疫特性

参数	符号	测试条件	最小值	典型值	最大值	单位
HBM	$V_{\text{HBM}}$	MIL-STD-883H	$\pm 4000$	-	-	V
MM	$V_{\text{MM}}$	JESD22-A115	$\pm 200$	-	-	
CDM	$V_{\text{CDM}}$	JESD22-C101E	$\pm 1000$	-	-	
Latch-up 触发电流	$I_{\text{LAT}}$	JEDEC standard NO.78D 2011.11	$\pm 100$	-	-	mA
$V_{\text{DD}}$ 过压	$V_{\text{LAT}}$		6.5	-	-	V

## 5.2.2.11 I/O 管脚特性

表 25 I/O 特性

参数	符号	测试条件		最小值	典型值	最大值	单位
IO 输入 高电平电压	$V_{\text{IH}}$	$V_{\text{DDH}} = 5\text{V}$		$0.7 * V_{\text{DDH}}$	1.8	-	V
		$V_{\text{DDH}} = 3.3\text{V}$		2.0	1.3	-	
IO 输入 低电平电压	$V_{\text{IL}}$	$V_{\text{DDH}} = 5\text{V}$		-	1.25-	$0.3 * V_{\text{DDH}}$	
		$V_{\text{DDH}} = 3.3\text{V}$		-	0.95	0.8	
输入迟滞	$V_{\text{HYS}}$	$V_{\text{DDH}} = 5\text{V}$ 或 $V_{\text{DDH}} = 3.3\text{V}$		$0.1 * V_{\text{DDH}}$	-	-	V
输出管脚拉电流	$I_{\text{OH}}$	$V_{\text{DDH}}=3.3\text{V},$ $V_{\text{OH}}=0.7 * V_{\text{DDH}}$	弱驱动 (DS=0)	-	14	-	mA
			强驱动 (DS=1)	-	25	-	mA
		$V_{\text{DDH}}=5\text{V},$ $V_{\text{OH}}=0.7 * V_{\text{DD}}$	弱驱动 (DS=0)	-	28	-	mA
			强驱动 (DS=1)	-	50	-	mA
输出管脚灌电流	$I_{\text{OL}}$	$V_{\text{DDH}}=3.3\text{V},$ $V_{\text{OL}}=0.4\text{V}$	弱驱动 (DS=0)	-	10	-	mA
			强驱动 (DS=1)	-	19	-	mA
		$V_{\text{DDH}}=5\text{V},$ $V_{\text{OL}}=0.6\text{V}$	弱驱动 (DS=0)	-	21	-	mA
			强驱动 (DS=1)	-	38	-	mA
IO 输入 高电平电流	$I_{\text{IH}}$	$V_{\text{DDH}} = 5\text{V}$		-	-	1	uA
		$V_{\text{DDH}} = 3.3\text{V}$		-	-	-	
IO 输入 低电平电流	$I_{\text{IL}}$	$V_{\text{DDH}} = 5\text{V}$		-1	-	-	uA
		$V_{\text{DDH}} = 3.3\text{V}$		-	-	-	
IO 输出 高电平电压	$V_{\text{OH}}$	$V_{\text{DDH}} = 5\text{V}$	高驱动 $I_{\text{min}} = 16\text{mA}$ 低驱动 $I_{\text{min}} = 8\text{mA}$	$V_{\text{DDH}} - 0.8$	-	-	V
		$V_{\text{DDH}} = 3.3\text{V}$	高驱动 $I_{\text{min}} = 16\text{mA}$ 低驱动 $I_{\text{min}} = 8\text{mA}$	2.4	-	-	V

IO 输出 低电平电压	V <sub>OL</sub>	V <sub>DDH</sub> = 5V	高驱动 I <sub>min</sub> = 16mA 低驱动 I <sub>min</sub> = 8mA	-	-	0.5	V
		V <sub>DDH</sub> = 3.3V	高驱动 I <sub>min</sub> = 16mA 低驱动 I <sub>min</sub> = 8mA	-	-	0.4	V
总电流（输出）	I <sub>total</sub>	所有端口		-	100	-	mA
上拉电阻	R <sub>pu</sub>	V <sub>IN</sub> =NULL		20	53	100	kΩ
下拉电阻	R <sub>pd</sub>	V <sub>IN</sub> =NULL			33		
滤波宽度	T <sub>PW(IO)</sub>	外部复位脚		-	2	-	us
I/O 管脚电容	C <sub>IO</sub>	-		-	-	10	pF

## 5.2.2.12 ADC 特性参数

表 26 ADC 特性

参数	符号	测试条件	最小值	典型值	最大值	单位
工作电压	V <sub>DDA</sub>	V <sub>fs</sub> =5V	4.5	5	5.5	V
		V <sub>fs</sub> =3.3V	2	3.3	5	
参考电压	V <sub>ref+</sub>	V <sub>DDA</sub> > 2.5V	2.5	-	V <sub>DDA</sub>	V
		V <sub>DDA</sub> < 2.5V	V <sub>DDA</sub>			
工作电流	I <sub>ADC</sub>	1MSPS (16MHz) <sup>1</sup>	-	3.6	-	mA
工作频率	f <sub>ADC</sub>	-	-	24 <sup>2</sup>	40	MHz
采样率	F <sub>s</sub>	V <sub>DDA</sub> >2.0V, 精度>10bits	-	1.5	2	MSPS
采样电压范围	V <sub>AIN</sub>	V <sub>fs</sub> =5V	0	-	5 或 V <sub>DDA</sub>	V
		V <sub>fs</sub> =3.3V	0	-	3.3 或 V <sub>DDA</sub>	
外部输入电阻	R <sub>AIN</sub>	T <sub>s</sub> /(f <sub>adc</sub> * C <sub>adc</sub> * 9) - R <sub>adc</sub>	-	1	11	kΩ
采样切换电阻	R <sub>ADC</sub>	-	-	500	-	kΩ
内部采样电容	C <sub>ADC</sub>	-	-	1.2	-	pF
数据准备延迟	W <sub>LATENCY</sub>	-	-	2	-	1/f <sub>pclk</sub>
触发采样延迟	t <sub>latr</sub>	F <sub>pclk</sub> = 2 * f <sub>ADC</sub>	-	2.5	-	1/f <sub>ADC</sub>
采样时间	t <sub>samp</sub>	-	1	6	-	1/f <sub>ADC</sub>
转换时间	t <sub>conv</sub>	-	-	13	-	1/f <sub>ADC</sub>
上电时间 <sup>1</sup>	t <sub>STAB</sub>	计算公式: (ADJUST+1)*2*30+32	92	212	572	1/f <sub>ADC</sub>

注：1. 测试的 16MHz 频率为测试典型值，并非工作典型值。

2. 工作频率典型值为 24MHz，采样频率可达 1.5MSPS。

表 27 TS 特性

参数	符号	最小值	典型值	最大值	单位
V <sub>SENSE</sub> 与温度的线性度	T <sub>L</sub>	-	±3	-	°C
平均温敏精度	Avg_slope	-	6	-	mV/°C
ADC 读取温度的采样时间	t <sub>s_temp</sub>	-	1	-	us
30°C (±5°C) 的电压	V <sub>30</sub>	-	1.6	-	V

表 28 ADC 精度

参数	符号	测试条件	典型值	最大值	单位
未调整的总误差	ET	-	+/-2	+/-4	LSB
偏移误差	EO	-	+/-1	+/-2	

增益误差	EG	-	+/-1	+/-2	
采样电压范围	ED	-	+/-0.8	+/-1	
外部输入电阻	EL	-	+/-1	+/-2	

## 5.2.2.13 OPA 特性参数

表 29 OPA 特性

参数	符号	测试条件	最小值	典型值	最大值	单位
工作电压	$V_{DDA}$	$V_{DDA} = 1.8 \sim 5.5V$ , $T_A = -40 \sim 100^\circ C$	1.8	3.3	5.5	V
共模输入范围	CMIR	$V_{DDA} = 1.8 \sim 5.5V$ , $T_A = -40 \sim 100^\circ C$	0.1	1.25	$V_{DDA} - 0.1$	V
输入失调电压	$V_{I\text{OFFSET}}$	未校准, $T_A = -40 \sim 100^\circ C$	-5	-	5	mV
		校准后, $T_A = -40 \sim 100^\circ C$	-1	0.8	1	mV
输入失调电压偏移	$\Delta V_{I\text{OFFSET}}$	-	-	1.4	-	$\mu V/^\circ C$
驱动电流	$I_{LOAD}$	-	-	10	-	mA
消耗电流	$I_{DD}$	无负载	-	100	-	$\mu A$
共模抑制比	CMRR	$V_{DDA} = 3.3V$ , $T_A = 30^\circ C$ , $CL = 30pF$	-	90	-	dB
电源抑制比	PSRR	$V_{DDA} = 3.3V$ , $T_A = 30^\circ C$ , $CL = 30pF$	-	85	-	dB
带宽	GBW	$V_{DDA} = 3.3V$ , $T_A = 30^\circ C$ , $CL = 100pF$ , $RL = 1M$	-	4.8	-	MHz
压摆率	SR	$V_{DDA} = 5V$ , $T_A = 30^\circ C$ , $CL = 30pF$	-	5	10	V/ $\mu s$
电阻负载	$R_{LOAD}$	-	0.1	-	-	k $\Omega$
电容负载	$C_{LOAD}$	-	-	-	100	pF
高饱和电压	$VOH_{SAT}$	-	-	200	-	mV
低饱和电压	$VOL_{SAT}$	-	-	200	-	mV
相位裕度	$\phi_m$	$V_{DDA} = 3.3V$ , $T_A = 30^\circ C$ , $CL = 50pF$	-	40	-	$^\circ$
偏置校正时间: 校准时, 达到 1mv 的精度所需的最小时间	$t_{OFFTRIM}$	-	-	6.5	-	ms
从关闭状态启动的时间	$t_{WAKEUP}$	$V_{DDA} = 3.3V$ , $T_A = 30^\circ C$ , $CL = 30pF$	-	0.5	-	$\mu s$
输入偏置电流	$I_{bias}$	-	-	-	50	$\mu A$

## 5.2.2.14 ACMP 特性参数

表 30 ACMP 特性

参数	符号	测试条件	最小值	典型值	最大值	单位
工作电压	$V_{DDA}$	-	1.8	-	5	V
输入失调电压 (CPP 上升沿)	$V_{OS}$	-	-	-	10	mV
输入共模电压	$V_{cm}$	响应时间 < 160ns	0.2	-	$V_{DDA} - 0.2$	V
比较器迟滞电压	$V_{hyster}$	HYS=0 为最小值; HYS=1 为最大值	0.4	-	23.4	mV
转换延迟时间	$T_{str}$	CPDLY = 00, $V_{DDA} = 5V$	-	13.5	20	ns
		CPDLY = 00, $V_{DDA} = 3.6V$	-	19	30	
		CPDLY = 00, $V_{DDA} = 2.5V$	-	30	40	
		CPDLY = 01, $V_{DDA} = 5V$	-	68	80	
		CPDLY = 01, $V_{DDA} = 3.6V$	-	94	110	
		CPDLY = 01, $V_{DDA} = 2.5V$	-	140	170	
		CPDLY = 10, $V_{DDA} = 5V$	-	760	810	

		CPDLY = 10, VDDA = 3.6V	-	1	1.1	us	
		CPDLY = 10, VDDA = 2.5V	-	1.4	1.55		
		CPDLY = 11, VDDA = 5V	-	1.5	1.55		
		CPDLY = 11, VDDA = 3.6V	-	1.98	2.1		
		CPDLY = 11, VDDA = 2.5V	-	2.8	3		
响应时间	上升沿	T <sub>rt</sub>	V <sub>DD</sub> 做分压电阻基准	-	40	84	ns
	下降沿			-	60		
工作电流		I <sub>cmp</sub>	V <sub>DDA</sub> =5V, 一路 ACMP 工作	-	30	-	uA
误差偏移系数		dV <sub>offset</sub> /dT	-	-	3	-	μV/°C

## 5.2.2.15 DAC 特性参数

表 31 DAC 特性

参数	符号	测试条件	最小值	典型值	最大值	单位
工作电压	V <sub>DDA</sub>	-	1.8	-	5	V
参考电压	V <sub>ref+</sub>	V <sub>DDA</sub> > 4V, DABUFI_VSEL = 1	-	4V	-	V
		V <sub>DDA</sub> > 2.5V, DABUFI_VSEL = 0	-	2.5V	-	V
最小转换时间	t <sub>conv</sub>	1LSB 的输出变化输出稳定时间, 8bit DAC, 负载电容 1pF	-	800	-	ns
最大转换时间	t <sub>settle</sub>	3.3V, 从 0V 输出到最大满幅值, 8-bit, 负载电容 1pF	-	1	-	us
		3.3V, 从 0V 输出到最大满幅值, 12-bit, 负载电容 1pF	-	5	-	us
输出电压范围	V <sub>Ain</sub>	-	0.02	-	4.98	V
工作电流	I <sub>DAC</sub>	-	-	100	-	uA
电阻负载	R <sub>load</sub>	-	-	-	1	kΩ
容性负载	C <sub>load</sub>	-	-	-	10	pF
最低输出电压	DACOUT <sub>min</sub>	-	-	3	-	mV
最高输出电压	DACOUT <sub>max</sub>	-	-	4.98	-	V
微分非线性误差	INL	-	-	0.5	-	LSB
积分非线性误差	DNL	-	-	0.5	-	LSB
偏移误差	Offset	-	-	0.8	-	mV
增益误差	Gain error	-	-	0.05	-	%
从关闭状态启动的时间	t <sub>wakeUp</sub>	-	-	5	-	us
电源抑制比	PSRR	最小值为 1KHz; 最大值为 1MHz	33	-	95	dB

## 6. 封装特性

## SSOP24

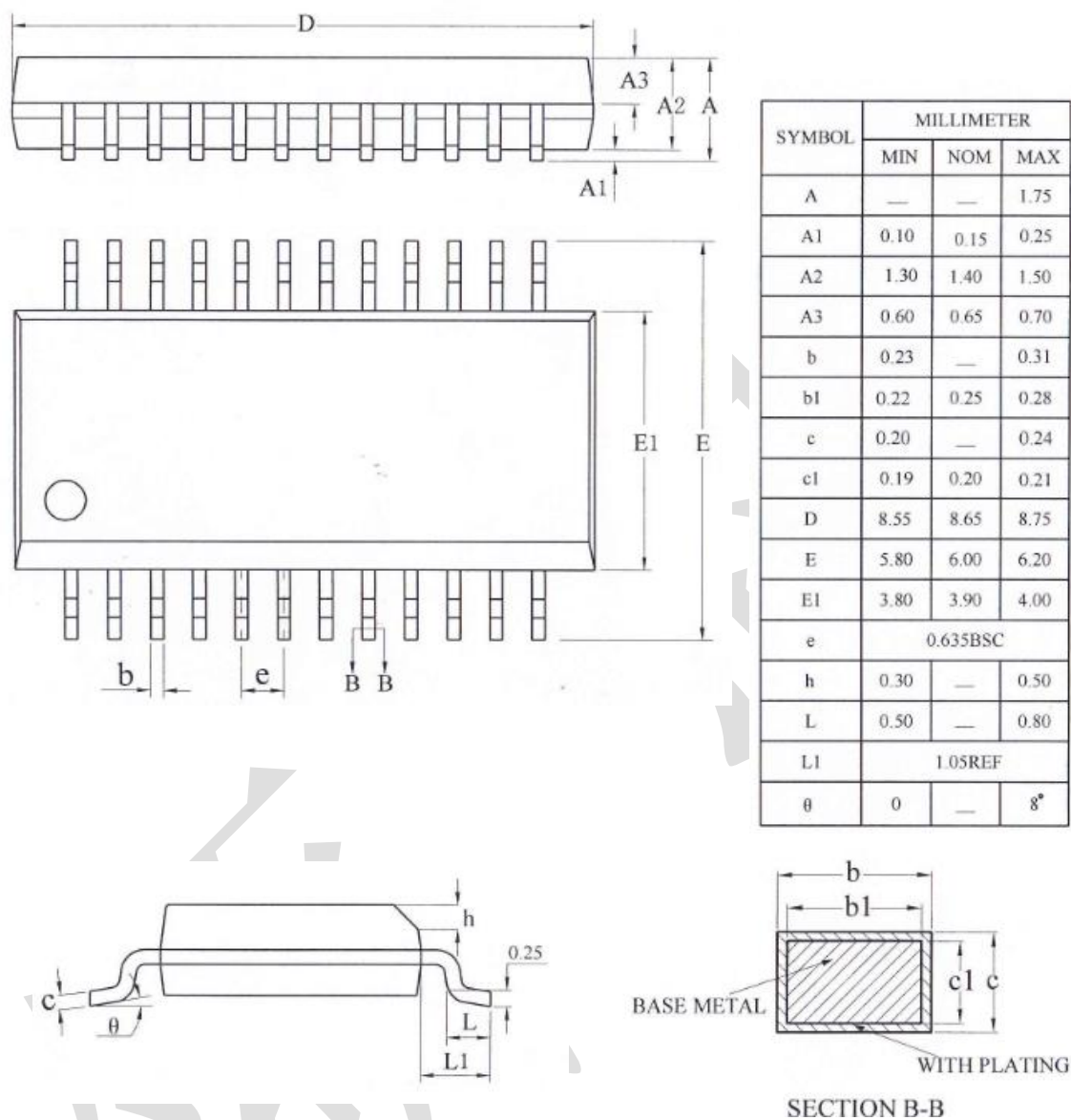


图 5 SSOP24 外形尺寸



QFN32(5\*5\*0.75-P0.5)

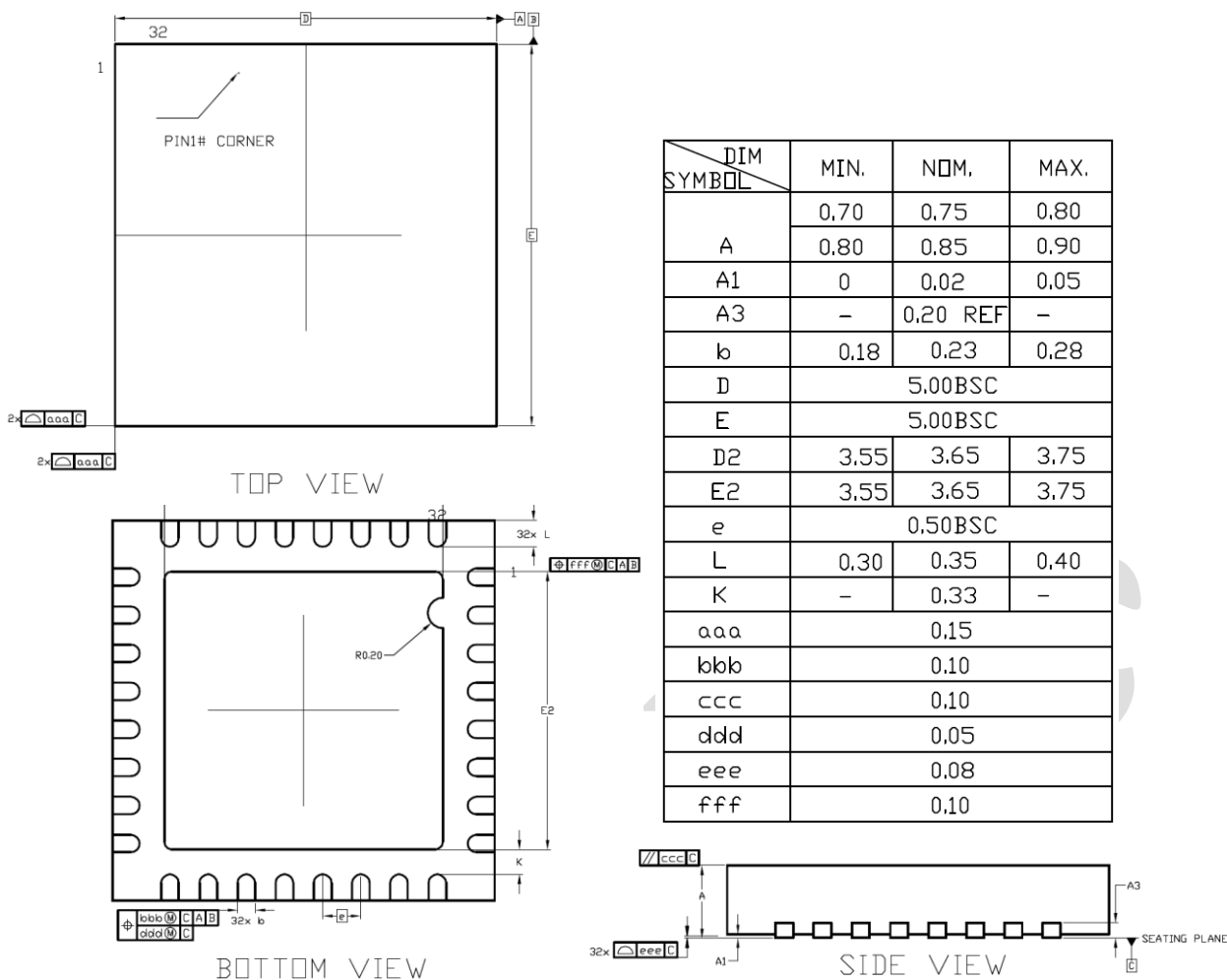


图 6 QFN32(5\*5\*0.75-P0.5)外形尺寸

QFN32(4\*4\*0.75-P0.4)

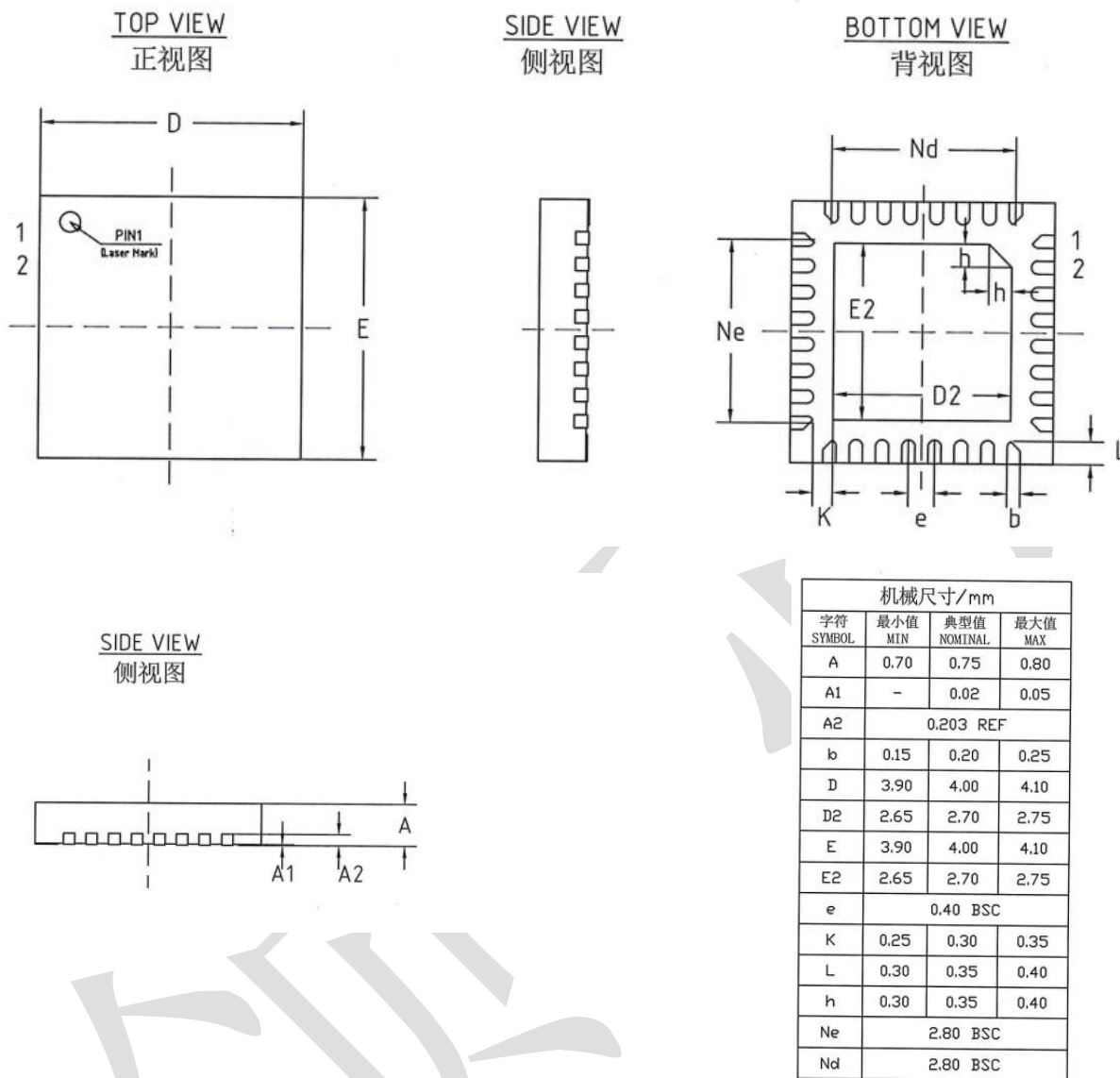
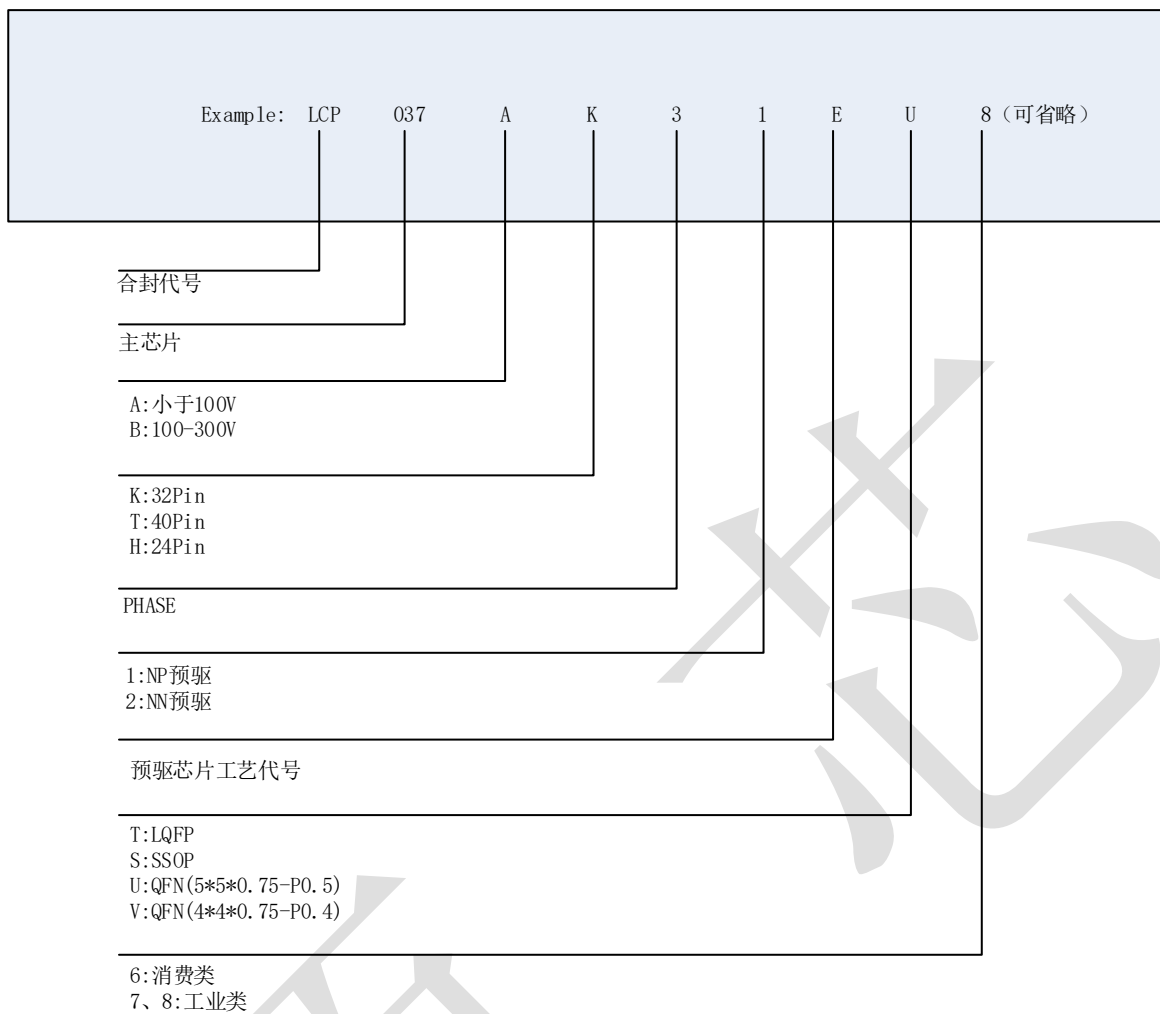


图 7 QFN32(4\*4\*0.75-P0.4)外形尺寸

## 7. 命名规则



## 8. 修订历史

版本	修改日期	修改历史	修改人
1.0	2022.06.27	初始版本	LYZ
1.1	2022.11.04	将 NP 预驱所有款产品统一到此说明书	F.MY
1.2	2022.12.13	修改全文笔误	LYZ
1.3	2023.03.30	增加电气特性	LYZ